

*Секция «Технология пищевых и перерабатывающих производств»,  
научный руководитель – Алтайулы С.А., д-р техн. наук, профессор*

УДК 621.3.049.771.14:004.0233

## **МОДЕЛИРОВАНИЕ ЭКСПЕРИМЕНТАЛЬНОГО СТЕНДА ДЛЯ ОПРЕДЕЛЕНИЯ ЭФФЕКТИВНОСТИ ПРОГРАММИРУЕМЫХ БОЛЬШИХ ИНТЕГРАЛЬНЫХ СХЕМ ПРИ УПРАВЛЕНИИ ПРОЦЕССОМ СУШКИ ЗЕРНА**

**Алтаев А.С.**

*Казахский агротехнический университет им. С. Сейфуллина, Астана,  
e-mail: Alzhan\_AS85@mail.ru*

В данной статье рассматривается проблема определения эффективности программируемых больших интегральных схем в связи с переходом на новые субмикронные и нанометровые технологии процесса сушки зерна. Предложен экспериментальный стенд с описанием процедуры локального поиска. Представлены результаты экспериментов по определению вычислительной сложности и эффективности программируемых больших интегральных схем при управлении процессом сушки зерна. Проведено моделирование экспериментального стенда для определения эффективности программируемых больших интегральных схем при управлении процессом сушки зерна. Для этого стенда использованы три метода проектирования: микроминиатюризация аппаратно-программных вычислительных средств, метод передачи технологических процессов из области аппаратных средств в сферу программного обеспечения, метод интеллектуализации логики процессов противостояния негативным влияниям. Показана целесообразность применения наиболее естественного для практики программно-аппаратного комплекса с неявно заданным множеством обнаруживаемых недостатков и использованием модели эффективного электронно-цифрового устройства, имеющего конечное значение состояний.

**Ключевые слова:** экспериментальный стенд, программируемые большие интегральные схемы, многофункциональная задача, алгоритм, отказоустойчивость, локальный поиск, процесс сушки зерна

## **MODELING OF THE EXPERIMENTAL STAND FOR DETERMINING EFFICIENCY OF PROGRAMMABLE LARGE INTEGRATED SCHEMES UNDER CONTROL OF GRAIN DRYING PROCESS**

**Altaev A.S.**

*Seifullin Kazakh Agrotechnical University, Astana, e-mail: Alzhan\_AS85@mail.ru*

This article considers the problem of determining the efficiency of programmable large integrated circuits in connection with the transition to new submicron and nanometer technologies of the grain drying process. An experimental stand with a description of the local search procedure is proposed. The results of experiments to determine the computational complexity and efficiency of programmable large integrated circuits for controlling the grain drying process are presented. Modeling of the experimental stand for determining the efficiency of programmable large integrated circuits during the control of the grain drying process is carried out. To this end, three design methods are considered: microminiaturization of hardware-software computational means, the method of transfer of technological processes from the field of hardware to software, and the method of intellectualizing the logic of the processes of opposing negative influences. The expediency of using the software-hardware complex, which is the most natural for practice, with an implicitly defined set of detected shortcomings and using the model of an effective electronic-digital device having a finite state value is shown.

**Keywords:** experimental stand, programmable large integrated circuits, multifunctional task, algorithm, fault tolerance, local search, the process of drying the grain

Повышение качества жизни населения и конкурентоспособности экономики Республики Казахстан посредством прогрессивного развития цифровой экосистемы рассмотренной в Государственной программе «Цифровой Казахстан» на 2017–2020 гг., где особая роль отведена применению цифровых технологий в сельском хозяйстве и пищевой промышленности. Цифровые преобразования в отраслях экономики – развитие цифровой индустрии путем автоматизации транспортно-логистической системы

страны, электронной торговли; внедрение цифровых технологий в сфере сельского хозяйства, промышленности; аналитических систем в сфере энергосбережения и энергоэффективности; улучшение систем учета, в настоящее время является актуальной задачей.

В связи с большими темпами развития микропроцессорной техники, становятся доступными все новые и новые возможности реализации многих проектов. Уже не вызывает сомнения то, что в подходах к проек-

тированию микропроцессоров происходят большие изменения, связанные с организацией внутренней структуры. Один из таких относительно новых подходов к реализации отказоустойчивости систем, является программируемые большие интегральные схемы (ПБИС, англ. Programmable big device, PBD далее – ПБИС). ПБИС благодаря своей гибкой структуре, позволяет реализовывать сложные проекты на одном кристалле и проводить многоуровневую верификацию на всех этапах разработки [1], осуществлять оперативную реконфигурацию внутренней архитектуры в процессе их функционирования. Использование ПБИС-систем дает возможность повторно подойти к решению вопросов резервирования и распараллеливания процессов управления, тем самым совершив переход на новую фазу развития многоверсионных систем (МВС) и технологий (МВТ), обеспечивающих отказоустойчивость информационно-управляющих систем (ИУС) [2].

В этом контексте ПБИС-технология выходит на передний план и становится одним из ключевых элементов концепции построения «системы на кристалле» (System on Chip-SOC) [3]. Новые поколения таких микросхем способны конкурировать со сверхбольшими интегральными схемами (СБИС) как по числу вентилях, производительности и надежности, так и по функциональности. Уже сегодня существуют ПБИС, не требующие внешних средств для хранения и загрузки базовой конфигурации и готовы к работе с момента подачи питания. Таким образом, внедрение концепции «системы на кристалле» является одним из приоритетных направлений развития современной электроники, что по сути, определяет технологию построения электронной аппаратуры будущих поколений.

В настоящее время цифровая электроника базируется на больших и сверхбольших интегральных схемах и применяется в разных отраслях. Актуальной проблемой является определение эффективности существующих ПБИС для инженерных исследований. В связи с этим появляется необходимость разработать экспериментальный стенд для определения эффективности ПБИС. Работа аппаратуры на базе ПБИС, как правило, осуществляется автоматизированным способом, т.е. с участием человека. Поэтому появляется необходимость контроля эффективности функционирования аппаратуры на базе ПБИС.

Проведены моделирование и разработка экспериментального стенда для опреде-

ления эффективности программируемых больших интегральных схем, что способствует уменьшению трудозатрат, стоимости и повышению надежности при управлении технологией процесса сушки зерна.

Учитывая гибкость проектирования с использованием ПБИС-технологии, становится возможным и удобным не только построение условно-распределенного вычислительного комплекса, но и построение модуля обнаружения неисправности и управления переключением на базе одного кристалла. Это в свою очередь, позволит реализовать аппаратно-управляемое восстановление, которое не будет выходить за рамки кристалла [4].

Экспериментальный стенд предназначен для управления технологией процесса сушки зерна с основами определения эффективности современных электронных модулей на базе микросхем, программируемой логики средней и большой степени интеграции, в котором использованы популярные программируемые логические интегральные схемы фирмы ALTERA семейства CYCLONE. Он оснащен постоянной и оперативной памятью значительного объема, разнообразными интерфейсными каналами, устройствами консольного ввода-вывода, надежной системой электропитания, что позволяет применять его в качестве прототипа при эффективном управлении процессами сушки зерна разнообразными электронными модулями, функционирующие на базе ПБИС. Для проектирования, использованы следующие три метода: микроминиатюризация аппаратно-программных вычислительных средств, метод передачи технологических процессов из области аппаратных средств в сферу программного обеспечения, метод интеллектуализации логики процессов противостояния негативным влияниям.

Сравнительный анализ показал преимущества экспериментального стенда для определения эффективности ПБИС, а над стендом для определения эффективности микропроцессорных модулей, именно расширение структуры обеспечения отказоустойчивости и обеспечения широкого охвата ошибок вычислительного процесса на базе кристалла, обеспечения последовательности восстановления типа «остановка – фиксация -перезапуск» и отключение не всего вычислителя, а его частей, являющихся причиной ошибок.

Полученные результаты, позволяют сделать следующие выводы:

1. Показана необходимость новых подходов к созданию экспериментального стенда, использование которого позволит сократить время на определение эффективности ПБИС с одновременным улучшением качества информации для принятия решений.

2. Разработана структурная модель, где показаны достаточные и необходимые ее элементы.

3. Анализ диагностики информации, позволило формализовать процедуры формирования исходных данных для различных типов электронно-цифровых модулей, сообщать по времени и месту подготовку данных и поиск неисправностей.

4. Показана целесообразность применения программно-аппаратного комплекса с неявно заданным множеством обнаруживаемых недостатков и использованием модели эффективного электронно-цифрового устройства, имеющего конечное значение состояний.

5. Обоснована целесообразность использования в качестве базового процессорного модуля стандартной ПЭВМ с подключением аппаратуры через USB.

6. Программное обеспечение позволяет как самому, так и с помощью средств вычислительной техники осуществить целенаправленный процесс выбора рациональных решений по локализации неисправностей и определения эффективности.

7. Разработана методика оценки эффективности диагностической информации, как меры затрат на локализацию неисправности.

8. Применение программно-алгоритмических методов автоматической коррекции погрешностей АЦП и построенных на их основе итерационных алгоритмов в микропроцессорных системах позволит получить более достоверную информацию.

9. Разработана методика программного обеспечения для создания и поддержания единой базы данных по изготавливаемым в серийном производстве ПБИС.

10. Получены экспериментальные данные о возможности появления сбоев при считывании информации, которые показывают записи соответствующих изменяющихся характеристик в процессе эксплуатации аппаратуры на базе ПБИС.

Для определения эффективности ПБИС-технологий, желательное использование лабораторного стенда. Большая гранулярность и высокая гибкость данной технологии, позволяют достигать максимально необходимой элементарности действий, что дает возможность проектированию эффективно проводить структурирование и распределять ресурсы вычислительного процесса. Таким образом, появляется дополнительная возможность реализации аппаратно-управляемого восстановления, частичной блокировки, маскировки отказавших функциональных блоков на базе ПБИС и их дистанционного перепрограммирования при управлении процессом сушки зерна.

#### Список литературы

1. Палагин А.В. Системы верификации на основе реконфигурируемых устройств / А.В. Палагин, В.Н. Опанасенко, В.Г. Сахарин // Математические машины и системы. – 2007. – № 2. – С. 100 – 113.
2. Харченко В.С. Парадигмы и принципы гарантоспособных вычислений: состояние и перспективы развития / В.С. Харченко // Радиоэлектронные компьютерные системы. – 2009. – № 2. – С. 91 – 100.
3. Попович А.В. ПЛИС Actel – платформа для «систем на кристалле» бортовой аппаратуры / А.В. Попович // ЭЛЕКТРОНИКА: Наука, Технология, Бизнес. – 2007. – № 4. – С. 34 – 37.
4. Randell B. Reliability Issues in Computing System Design / B. Randell, P.A. Lee, P.C. Treleaven // Computing Laboratory, University of Newcastle upon Tyne, Newcastle upon Tyne, NE17R U.K. – 1978. – P. 124 – 165.